

【11】證書號數：M359156

【45】公告日：中華民國98(2009) 年 6 月 11 日

【51】Int. Cl. : **H03K19/00 (2006.01)**

新型

全 4 頁

---

【54】名稱： 用於低輸入電壓之電壓位準轉換器

LEVEL CONVERTER FOR LOW VOLTAGE OPERATION

【21】申請案號：098200698

【22】申請日：中華民國98(2009)年1月15日

【72】創作人：余建政 YU, CHIEN CHENG；王錦賢 WANG, CHIN HSIEN；吳政憲 WU, JENG SHIAN

【71】申請人：修平技術學院 HSIUPING INSTITUTE OF TECHNOLOGY  
臺中縣大里市工業路11號

【74】代理人：

1

2

[57]申請專利範圍：

- 1.一種用於低輸入電壓之電壓位準轉換器，用以將一第一信號轉換為一二信號，其包括：
  - 一第一節點(N1)；
  - 一第二節點(N2)；
  - 一第一輸入端(IN)，用以提供該第一信號；
  - 一第二輸入端(INB)，用以提供該第一信號的反相信號；
  - 一輸出端(OUT)，用以輸出該第二信

5. 10.

- 號；  
一第一電源電壓，用以提供電壓位準轉換器裝置所需之第一高電位電壓(VDDH)；  
一第二電源電壓，用以提供電壓位準轉換器裝置所需之第二高電位電壓(VDDL)，該第二高電位電壓(VDDL)之位準係小於該第一高電位電壓(VDDH)之位準；  
一第一反相器(I1)，用以接受該輸入

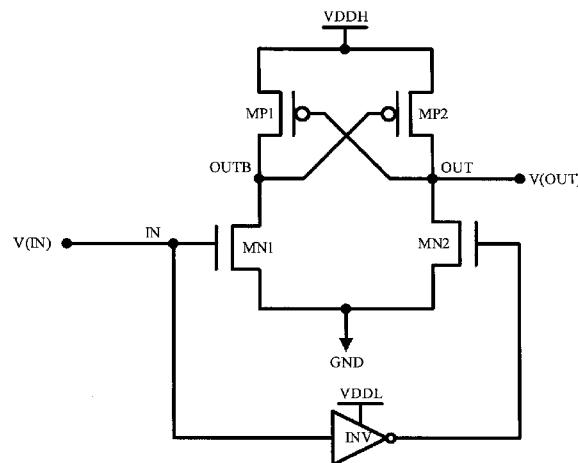
電壓(V(IN))信號，並控制該第一開關電晶體(2)之導通(on)或關閉(off)；一第二反相器(I2)，用以提供該第二輸入端(INB)的反相信號，並控制該第二開關電晶體(3)以及該拉降電晶體(5)之導通(on)或關閉(off)；一第三反相器(I3)，用以反相該第二節點(N2)的一輸出信號，並控制該控制電晶體(4)之導通(on)或關閉(off)；一電流鏡電路(1)，用來做為電壓位準控制；一第一開關電晶體(2)，其係由一第一 NMOS 電晶體(MN1)所組成，其源極與第二 NMOS 電晶體(MN2)的源極連接在一起，並連接至地(GND)，其閘極用以接受輸入電壓(V(IN))的反相信號，而其汲極則連接至第一節點(N1)；一第二開關電晶體(3)，其係由一第一 NMOS 電晶體(MN2)所組成，其源極與第一 NMOS 電晶體(MN1)的源極連接在一起，並連接至地(GND)，其閘極用以接受第二輸入端(INB)的反相電壓信號，而其汲極則連接至第一節點(N1)；一控制電晶體(4)，用以控制該電流鏡電路(1)之導通(on)或關閉(off)，其係由一第二 PMOS 電晶體(MP2)所組成，其源極連接至第一高電位電壓(VDDH)，其閘極連接至輸出端(OUT)，而其汲極則與第一 PMOS 電晶體(MP1)的閘極以及第三 PMOS 電晶體(MP3)的閘極相連接，並連接至第一節點(N1)；以及一拉降電晶體(5)，用以提供一放電路徑，以便將輸出端(OUT)電位拉降至地(GND)，其係由一第三 NMOS 電晶體(MN3)組成，其源極連接至地(GND)，其汲極連接至該第二節點(N2)，而其閘極用以接受第二輸入端

- (INB)的反相電壓信號。
- 2.如申請專利範圍第1項所述的用於低輸入電壓之電壓位準轉換器，其中該電流鏡電路(1)包括：
  - 5.一第一 PMOS 電晶體(MP1)，其源極連接至第一高電位電壓(VDDH)，閘極與汲極連接至該第一節點(N1)以及該第三 PMOS 電晶體(MP3)之閘極；以及
  - 10.一第三 PMOS 電晶體(MP3)，其源極連接至第一高電位電壓(VDDH)，其閘極連接至該第一 PMOS 電晶體(MP1)之閘極與汲極以及該第一節點(N1)，而其汲極則連接至該第二節點(N2)。
  - 15.3.如申請專利範圍第1項所述的用於低輸入電壓之電壓位準轉換器，其中該第一信號的振幅為0伏特至該第二高電位電壓(VDDL)之間。
  - 20.4.如申請專利範圍第3項所述的用於低輸入電壓之電壓位準轉換器，其中該第二信號的振幅為0伏特至該第一高電位電壓(VDDH)之間。
  - 25.5.如申請專利範圍第4項所述的用於低輸入電壓之電壓位準轉換器，其中該第一反相器(I1)的電壓源為該第二高電位電壓(VDDL)。
  - 30.6.如申請專利範圍第5項所述的用於低輸入電壓之電壓位準轉換器，其中該第二反相器(I2)的電壓源為該第二高電位電壓(VDDL)。
  - 35.7.如申請專利範圍第6項所述的用於低輸入電壓之電壓位準轉換器，其中該第三反相器(I3)的電壓源為該第一高電位電壓(VDDH)。
- 圖式簡單說明：
- 第1圖 係顯示第一先前技藝中電壓位準轉換器之電路圖；
- 第2圖 係顯示第二先前技藝中電壓位準轉換器之電路圖；
- 40.

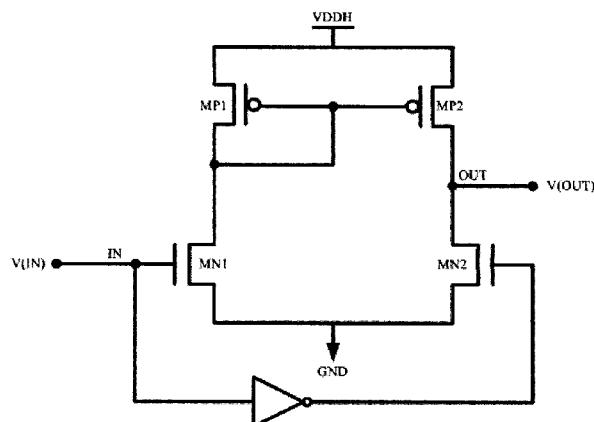
第3圖 係顯示本創作較佳實施例之電壓位準轉換器之電路圖；

第4圖 係顯示本創作較佳實施

例之輸入電壓信號及輸出電壓信號之暫態分析時序圖；

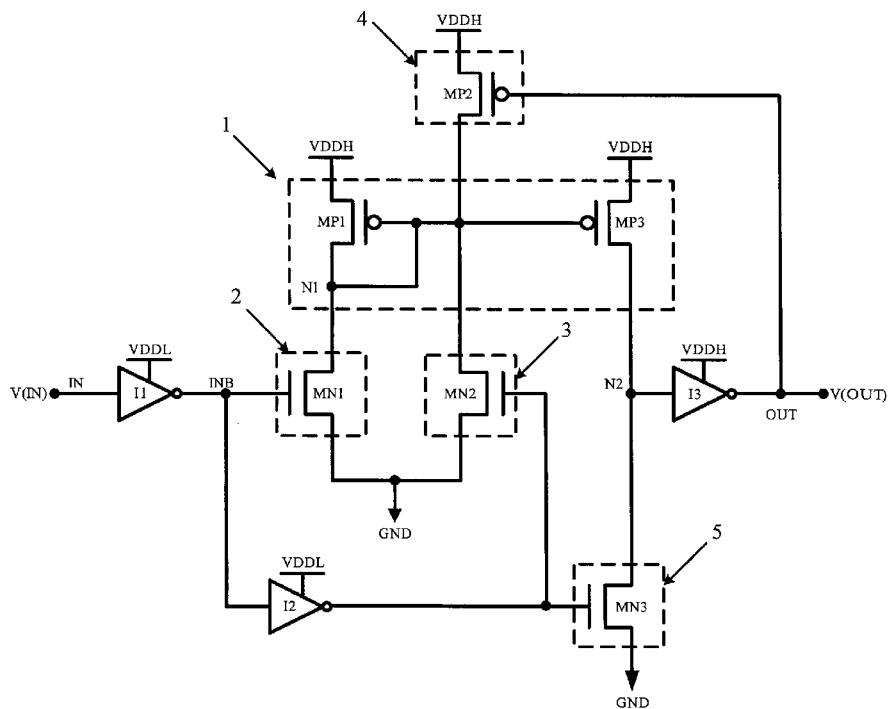


第1圖

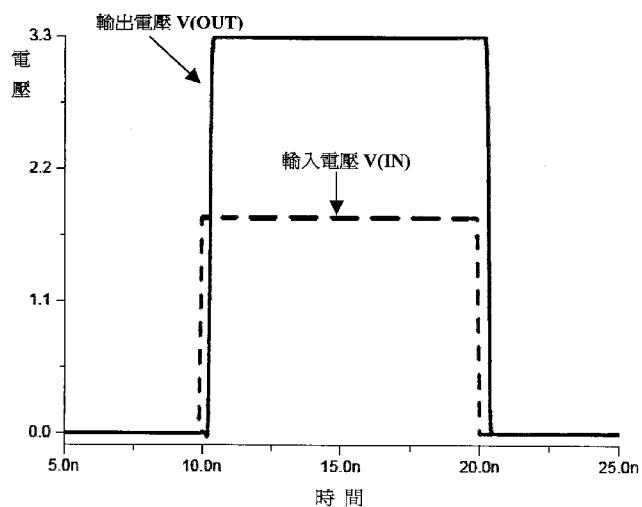


第2圖

(4)



第3圖



第4圖