

【11】證書號數： I245905

【45】公告日： 中華民國 94 (2005) 年 12 月 21 日

【51】Int. Cl.<sup>7</sup>: G01R19/04

發明

全 6 頁

【54】名稱： 互補式金氧半 (CMOS) 電壓峰值檢知器  
CMOS PEAK VOLTAGE DETECTOR

【21】申請案號： 093131601

【22】申請日期： 中華民國 93 (2004) 年 10 月 19 日

【72】發明人：

蕭明椿

SHIAU, MING CHUEN

【71】申請人：

修平技術學院

HSIUPING INSTITUTE OF  
TECHNOLOGY

臺中縣大里市工業路11號

【74】代理人：

1

2

[57]申請專利範圍：

1. 一種互補式金氧半(CMOS)電壓峰值檢知器，用以檢測輸入電壓信號之峰值，其包括：

一輸入端，用以提供一輸入電壓信號；

一輸出端，用以輸出該輸入電壓信號之峰值電壓；

一電源供應電壓，用以提供電壓峰值檢知器所需之電源電壓和參考接地；

一具單邊負載電晶體之差動放大器(1)，用以接受並比較輸入電壓信號及電容器上之電壓信號，並提供充電電流信號給充電電晶體(2)；

5. 一充電電晶體(2)，用以根據該差動放大器(1)之單邊負載電晶體所流過之電流量，而提供一與該電流量等量之充電電流給電容器；

10. 一電容器(C)，該電容器之一端連接至充電電晶體(2)，以便接受該充電

電晶體(2)所供應之充電電流，而另一端則連接至參考接地；

一輸出級(3)，連接在電源電壓與輸出端之間，用以調整電容器(C)上之電壓信號，以便精確地輸出該輸入電壓信號之峰值電壓；以及

一電流鏡電路(4)用以提供該差動放大器(1)以及該輸出級(3)所需之電流。

2.如申請專利範圍第1項所述之CMOS電壓峰值檢知器，其更包括：

一開關，該開關係與該電容器並聯連接，用以提供一放電路徑，以便將電容器上所儲存之電荷放電，俾利於下次輸入電壓信號之峰值檢測。

3.如申請專利範圍第2項所述之CMOS電壓峰值檢知器，其中該開關係由一金氧半電晶體所組成。

4.如申請專利範圍第1項所述之CMOS電壓峰值檢知器，其中該具單邊負載電晶體之差動放大器(1)包括：

一單邊負載電晶體，其係由第一PMOS電晶體(MP1)所組成，該第一PMOS電晶體(MP1)之源極連接至電源電壓，閘極與汲極連接在一起，並連接至充電電晶體(2)之開極；

一第一NMOS電晶體(MN1)，其源極與第二NMOS電晶體(MN2)之源極連接在一起並連接至該電流鏡電路(4)，閘極用以接受輸入電壓信號，而汲極則與該充電電晶體(2)之閘極以及該第一PMOS電晶體(MP1)之汲極相連接；以及

一第二NMOS電晶體(MN2)，其源極與第一NMOS電晶體(MN1)之源極連接在一起並連接至該電流鏡電路(4)，閘極用以接受電容器上之電壓信號，而汲極則連接至電源電壓；該充電電晶體(2)係由第二PMOS電

晶體(MP2)所組成，該第二PMOS電晶體(MP2)之源極連接至電源電壓，閘極與第一PMOS電晶體(MP1)之閘極以及第一NMOS電晶體(MN1)之汲極相連接，而汲極則與該電容器之一端以及第二NMOS電晶體(MN2)之閘極相連接；

5.

該輸出級(3)係由一第三NMOS電晶體(MN3)所組成，其源極與基底連接在一起並連接至輸出端，閘極連接至電容器之一端，以便接受該電容器上之電壓信號，而汲極則與電源電壓相連接；

而該電流鏡電路(4)則包括：

15.

一第四NMOS電晶體(MN4)，其源極連接至參考接地，閘極連接至第五NMOS電晶體(MN5)之閘極，而汲極則與第一以及第二NMOS電晶體(MN1和MN2)之源極相連接；

20.

一第五NMOS電晶體(MN5)，其源極連接至參考接地，閘極與汲極連接在一起，並連接至第四NMOS電晶體(MN4)之閘極；

25.

一第六NMOS電晶體(MN6)，其源極連接至參考接地，閘極連接至第五NMOS電晶體(MN5)之閘極，而汲極則連接至輸出端；以及

30.

一電阻器(R)，該電阻器之一端連接至電源電壓，而另一端則連接至第五NMOS電晶體(MN5)之汲極。

圖式簡單說明：

第一圖係顯示第一先前技藝中電壓峰值檢知器之電路圖；

35.

第二圖係顯示第一圖電壓峰值檢知器之輸入電壓信號及輸出電壓信號之暫態分析時序圖；

第三圖係顯示第二先前技藝(即中華民國專利案第90119722號)中之電壓峰值檢知器之電路圖；

40.

第四圖係顯示第三先前技藝(即中

(3)

5

6

中華民國專利案第90131188號)中之電壓峰值檢知器之電路圖；

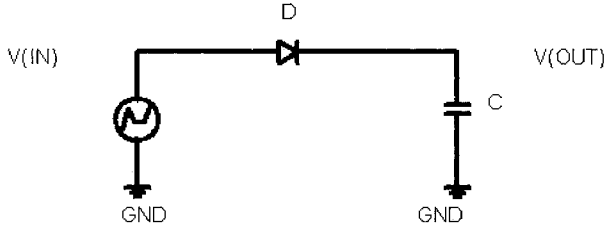
第五圖係顯示第四先前技藝(即中華民國專利案第92120739號)中之電壓峰值檢知器之電路圖；

第六圖係顯示本發明較佳實施例

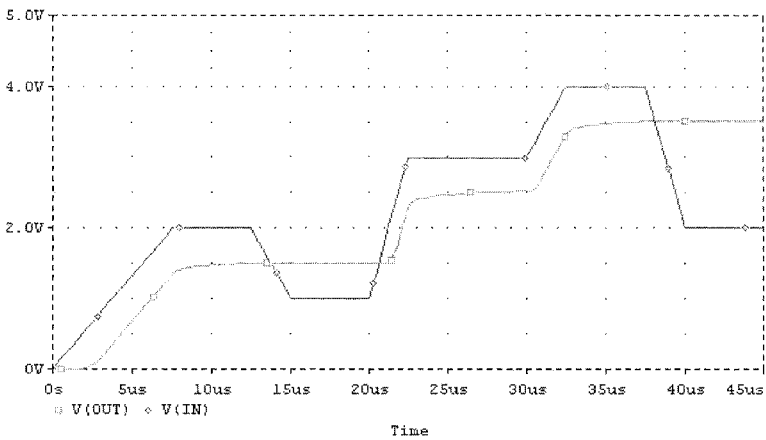
之電壓峰值檢知器之電路圖；

第七圖係顯示本發明電壓峰值檢知器之輸入電壓信號、電容器上之電壓信號及輸出電壓信號之暫態分析時序圖。

5.

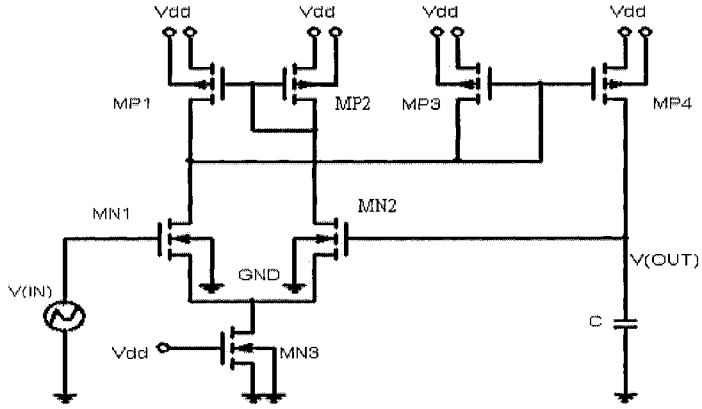


第一圖

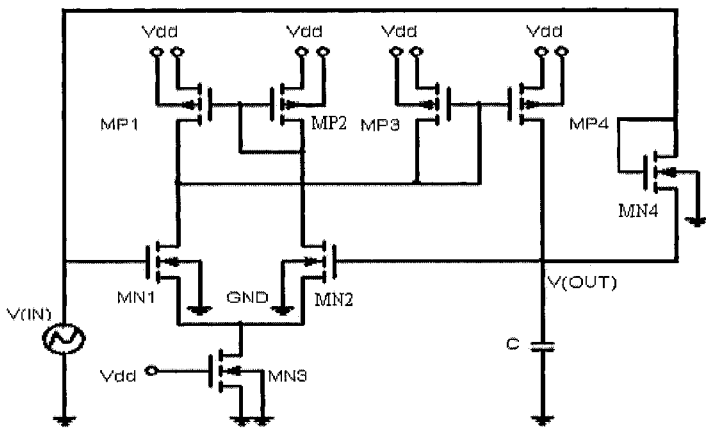


第二圖

(4)



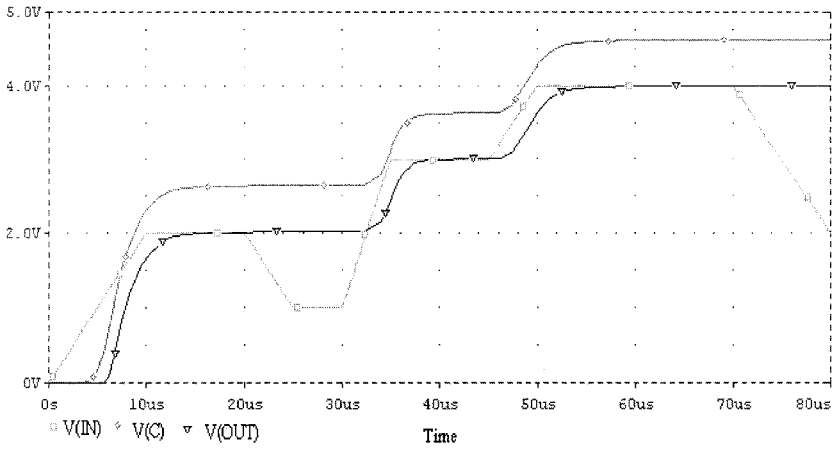
第三圖



第四圖



(6)



第七圖