

【54】名稱： 偽靜態隨機存取記憶體 (P S R A M) 晶胞
PSEUDO STATIC RANDOM ACCRSS MEMORY(PSRAM) CELL

【21】申請案號：093131600

【22】申請日：中華民國93(2004)年10月19日

【72】發明人： 蕭明椿 SHIAU, MING CHUEN

【71】申請人： 修平技術學院 HSIUPING INSTITUTE OF TECHNOLOGY
臺中縣大里市工業路11號

【74】代理人：

1

2

[57]申請專利範圍：

1.一種偽靜態隨機存取記憶體(PSRAM)晶胞，其包括：

一電晶體(NE)，該電晶體係為一增強型NMOS電晶體，其閘極係耦合到一字元線(WL)，源極係耦合到一儲存節點(S)，而汲極則耦合到一位元線(BL)；

一電容器(C)，該電容器係連接在儲存節點(S)與接地之間；以及

一電荷補償電路(1)，該電荷補償電

路係用以接受字元線(WL)之電壓與儲存節點(S)之電壓，且僅於該字元線(WL)之電壓為低電壓同時該儲存節點(S)之電壓為高電壓時，才提供一補償電流給儲存節點(S)。

2.如申請專利範圍第1項所述之PSRAM晶胞，該電荷補償電路(1)係包括：

一開關電晶體(PE)，該開關電晶體係為一增強型PMOS電晶體，其閘極

係用以接受字元線(WL)之電壓，源極係耦合到電荷補償電晶體(ND)之源極，而汲極則耦合到儲存節點(S)；以及

一電荷補償電晶體(ND)，該電荷補償電晶體係為一空乏型 NMOS 電晶體，其閘極係用以接受儲存節點(S)之電壓，源極係耦合到開關電晶體(PE)之源極，而汲極則耦合到電源供應電壓(VDD)。

3. 如申請專利範圍第 2 項所述之 PSRAM 晶胞，其中該電荷補償電晶體(ND)之臨限電壓的絕對值係設定在零與該開關電晶體(PE)之臨限電壓的絕對值之間。

圖式簡單說明：

第一A圖係顯示習知 1T1C 動態隨

機存取記憶體(DRAM)晶胞之電路示意圖；

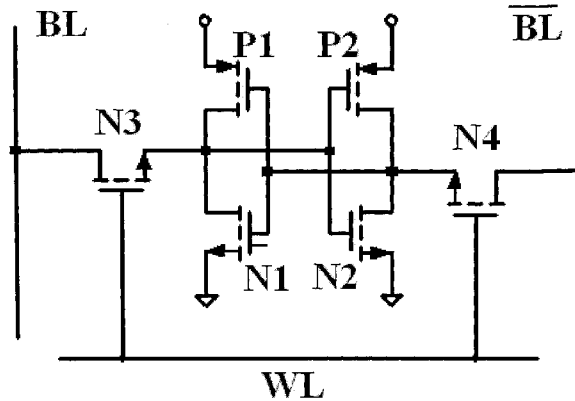
第一B圖係顯示第一A圖中 1T1C 晶胞實施在半導體基底上的剖面示意圖；

第二圖係顯示習知 6T 靜態隨機存取記憶體(SRAM)晶胞之電路示意圖；

第三圖係顯示本發明所提出之偽靜態隨機存取記憶體(PSRAM)晶胞之電路示意圖；

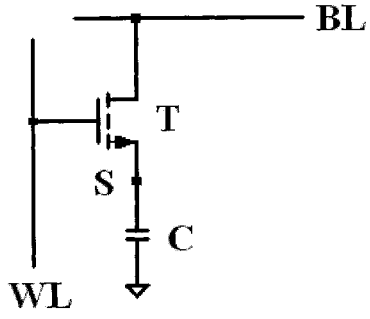
第四圖係顯示本發明較佳實施例之偽靜態隨機存取記憶體(PSRAM)晶胞之電路圖；

第五圖係顯示本發明較佳實施例中之電荷補償電路的狀態與字元線WL之電壓和儲存節點S之電壓的關係圖。

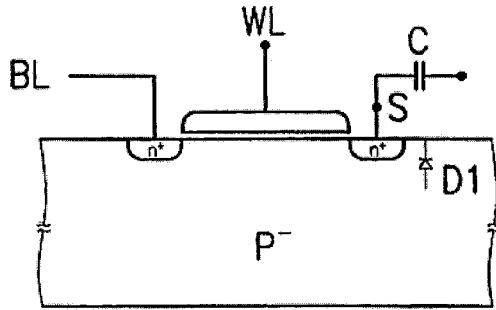


第二圖

(3)

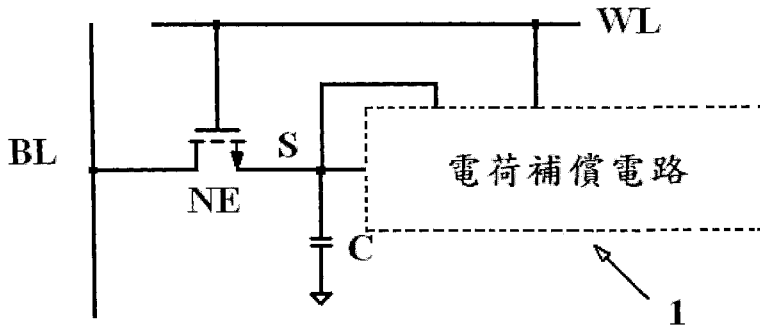


第一 A 圖

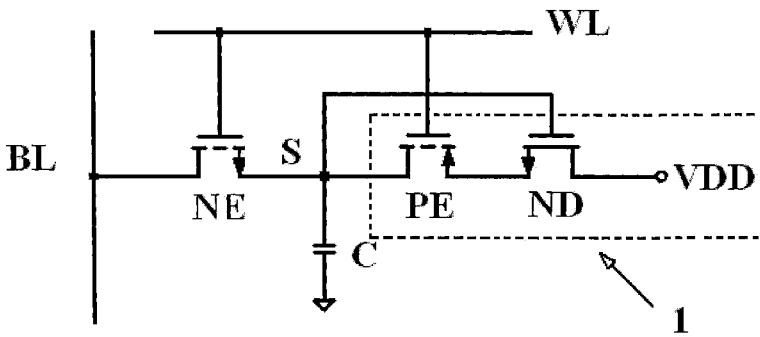


第一 B 圖

(4)



第三圖



第四圖

字元線 WL 電壓	儲存節點 S 電壓	電荷補償電路狀態
低	低	斷路
低	高	通路
高	低	斷路
高	高	斷路

第五圖